

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-187040

(43)Date of publication of application : 04.07.2000

(51)Int.Cl.

G01P 15/12
H01L 29/84

(21)Application number : 10-363951

(71)Applicant : MATSUSHITA ELECTRIC WORKS LTD

(22)Date of filing : 22.12.1998

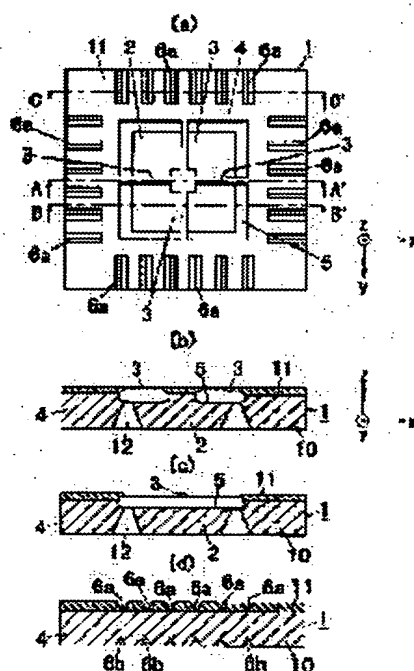
(72)Inventor : NAKAMURA TAKURO
ISHIDA TAKUO
YOSHIDA HITOSHI
MIYAJIMA HISAKAZU
TOMONARI SHIGEAKI

(54) ACCELERATION SENSOR AND ITS MANUFACTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an acceleration sensor with a good characteristic which can reduce a warping of a sensor chip caused by joining the other member to a supporting part with a stress-easing part.

SOLUTION: A sensor chip 1 has a weight part 2 formed to a central part of a silicon substrate 10. Four strip-like deflection parts 3 having one ends coupled together to the weight part 2 are formed on a primary surface of the silicon substrate 10. A rectangular frame-like supporting part 4 is formed on an outer peripheral part of the silicon substrate 10, to which the other ends of the deflection parts 3 are coupled together and which supports the weight part 2 by the deflection parts 3 to oscillate freely. A piezoelectric resistor is formed to each deflection part 3. A plurality of notched grooves 6a and 6b of a V cross section are formed via a space along peripheral directions of the supporting part 4 to the primary surface and a rear face of the supporting part 4 of the sensor chip 1. That is, the plurality of notched grooves 6a and 6b are formed to joining faces of the supporting part 4 where the supporting part is joined to the other members. Each notched groove 6a, 6b constitutes a stress-easing part.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

類似技術

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-187040

(P 2 0 0 0 - 1 8 7 0 4 0 A)

(43) 公開日 平成12年 7 月 4 日 (2000. 7. 4)

(51) Int. Cl. 7

識別記号

F I

テーマコード (参考)

G01P 15/12

G01P 15/12

4M112

H01L 29/84

H01L 29/84

A

審査請求 未請求 請求項の数 6 O L (全 7 頁)

(21) 出願番号

特願平10-363951

(22) 出願日

平成10年12月22日 (1998. 12. 22)

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 中邑 卓郎

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 石田 拓郎

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 100087767

弁理士 西川 恵清 (外 1 名)

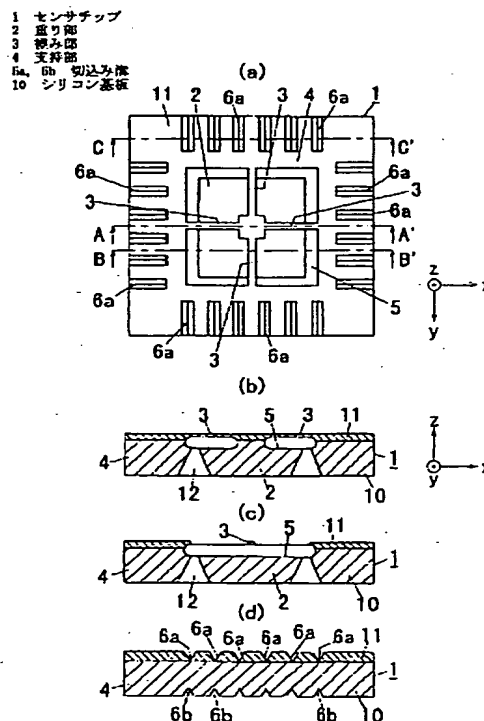
最終頁に続く

(54) 【発明の名称】 加速度センサおよびその製造方法

(57) 【要約】

【課題】 良好な特性を有する加速度センサを提供する。

【解決手段】 センサチップ 1 は、シリコン基板 10 の中央部に重り部 2 が形成され、シリコン基板 10 の主表面側に一端が重り部 2 に一体連結された 4 つの短冊状の撓み部 3 が形成され、シリコン基板 10 の外周部に撓み部 3 の他端が一体連結され撓み部 3 により重り部 2 を揺動自在に支持する矩形棒状の支持部 4 が形成され、各撓み部 3 にピエゾ抵抗 (図示せず) が形成されている。センサチップ 1 の支持部 4 の主表面および裏面に、それぞれ複数の断面 V 字状の切込み溝 6 a, 6 b が支持部 4 の周方向に沿って離間して形成されている。要するに、支持部 4 において、該支持部 4 に接合される他の部材との接合面に、それぞれ複数の切込み溝 6 a, 6 b が形成されている。各切込み溝 6 a, 6 b がそれぞれ応力緩和部を構成している。



【特許請求の範囲】

【請求項1】 基板の中央部に重り部が形成され、基板の主表面側に一端が重り部に一体連結された撓み部が形成され、基板の外周部に撓み部の他端が一体連結され撓み部により重り部を揺動自在に支持する支持部が形成され、撓み部にピエゾ抵抗が形成され、支持部には、該支持部に接合される他の部材との接合面に、前記接合に伴う応力を緩和する応力緩和部が形成されて成ることを特徴とする加速度センサ。

【請求項2】 前記応力緩和部は、支持部の前記接合面において周方向に沿って離間して形成された複数の切込み溝より成ることを特徴とする請求項1記載の加速度センサ。

【請求項3】 前記応力緩和部は、支持部の前記接合面において重り部を全周にわたって囲むように形成された切込み溝より成ることを特徴とする請求項1記載の加速度センサ。

【請求項4】 前記基板は、単結晶シリコンよりなり、前記応力緩和部は、前記支持部内に形成された多孔質シリコン層より成ることを特徴とする請求項1記載の加速度センサ。

【請求項5】 前記応力緩和部は、前記切込み溝の底部に連通する空洞が形成されて成ることを特徴とする請求項2または請求項3記載の加速度センサ。

【請求項6】 請求項5記載の加速度センサの製造方法であって、基板として半導体基板を用い、前記空洞を形成するにあたって、前記空洞を形成する部位に高濃度不純物層よりなる犠牲層を形成し、支持部に前記切込み溝を形成した後、前記切込み溝を通して前記犠牲層をエッチングすることにより前記空洞を形成することを特徴とする加速度センサの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、自動車、航空機、家電製品などに用いられる加速度センサに関するものである。

【0002】

【従来の技術】 従来より、加速度センサとして、単結晶のシリコン基板などの半導体基板の中央部に重り部が形成され、半導体基板の主表面側に一端が重り部に一体連結された撓み部が形成され、半導体基板の外周部に撓み部の他端が一体連結され撓み部により重り部を揺動自在に支持する支持部が形成され、撓み部にピエゾ抵抗が形成された加速度センサが提供されている。ここにおいて、この種の加速度センサでは、ピエゾ抵抗の配置を工夫することにより多軸（例えば3軸）方向の加速度を独立して検出することができる加速度センサも提案されている（例えば、特開昭63-169078号公報および特開平6-331646号公報参照）。

【0003】 3軸方向の加速度を独立して検出すること

ができる加速度センサ（以下、3軸加速度センサと称す）は、例えば図5および図6に示すように、シリコン基板10の中央部に重り部2が形成され、シリコン基板10の主表面側に一端が重り部2に一体連結された4つの短冊状の撓み部3が形成され、シリコン基板10の外周部に撓み部3の他端が一体連結され撓み部3により重り部2を揺動自在に支持する矩形枠状の支持部4が形成され、各撓み部3にピエゾ抵抗（図示せず）が形成されたセンサチップ1と、センサチップ1の上下（図6における上下）に陽極接合により外周部が接合された上部キャップ15および下部キャップ20とを備えている。なお、重り部2と撓み部3との連結部位の周囲には撓み部3と重り部2との間を分離する溝5が形成されている。

【0004】 ところで、各キャップ15、20には、シリコン基板1に熱膨張率が近く耐熱性および電気絶縁性に優れたガラス（例えば、パイレックスガラス：商品名）が用いられる。また、図5および図6中の11は、シリコン基板1の主表面側のシリコンエピタキシャル層を示し、該シリコンエピタキシャル層11の一部が上記撓み部3を構成している。

【0005】 なお、上記ピエゾ抵抗は、各撓み部3の前記他端側の中央部に図5に示すz軸方向の加速度を検出するためのピエゾ抵抗がそれぞれ形成され、前記一端側の幅方向の両側に図5に示すx軸方向またはy軸方向の加速度を検出するためのピエゾ抵抗がそれぞれ形成されている。また、上部キャップ15および下部キャップ20それぞれのセンサチップ1に対向する面には、重り部2の揺動空間を確保するとともに揺動範囲を規制する凹所15a、20aそれぞれが形成されている。

【0006】 ところで、上述の加速度センサは、半導体プロセスを利用してセンサチップ1を製造することができ、従来の機械式の加速度センサに比べ、小型化、高感度化、低コスト化を図ることができる。

【0007】

【発明が解決しようとする課題】 しかしながら、上記従来構成の加速度センサでは、センサチップ1と各キャップ15、20あるいはパッケージとの間に応力が発生し、センサチップ1が歪んでしまい、良好な加速度センサの特性を得ることが難しいという不具合があった。

【0008】 例えば、図5および図6に示す加速度センサでは、上部キャップ15および下部キャップ20それぞれを陽極接合によってセンサチップ1の支持部4に接合する際に400℃程度の高温で接合するので、室温まで降温した時、各キャップ15、20とシリコン基板との熱膨張率の違いおよび接合自体での応力により、図6に示す矢印E1、E2の向きに応力が働いてセンサチップ1に歪みが生じ、感度などに影響するという不具合があった。

【0009】 本発明は上記事由に鑑みて為されたものであり、その目的は、良好な特性を有する加速度センサを

提供することにある。

【0010】

【課題を解決するための手段】請求項1の発明は、上記目的を達成するために、基板の中央部に重り部が形成され、基板の主表面側に一端が重り部に一体連結された撓み部が形成され、基板の外周部に撓み部の他端が一体連結され撓み部により重り部を揺動自在に支持する支持部が形成され、撓み部にピエゾ抵抗が形成され、支持部には、該支持部に接合される他の部材との接合面に、前記接合に伴う応力を緩和する応力緩和部が形成されて成ることを特徴とするものであり、応力緩和部が形成されていることにより、支持部に他の部材を接合したことによるセンサチップの歪を低減することができ、良好な特性を得ることができる。

【0011】請求項2の発明は、請求項1の発明において、前記応力緩和部は、支持部の前記接合面において周方向に沿って離間して形成された複数の切込み溝より成るので、特に支持部の周方向に沿う方向のセンサチップの歪を低減することができる。

【0012】請求項3の発明は、請求項1の発明において、前記応力緩和部は、支持部の前記接合面において重り部を全周にわたって囲むように形成された切込み溝より成るので、特に支持部の接合面において周方向に直交する方向の歪を低減することができる。

【0013】請求項4の発明は、請求項1の発明において、前記基板は、単結晶シリコンよりなり、前記応力緩和部は、前記支持部内に形成された多孔質シリコン層より成るので、多孔質シリコンのヤング率が単結晶シリコンのヤング率に比べて小さいことにより、センサチップの歪を低減することができる。

【0014】請求項5の発明は、請求項2または請求項3の発明において、前記応力緩和部は、前記切込み溝の底部に連通する空洞が形成されているので、空洞が形成されていることにより、支持部に他の部材を接合したことによるセンサチップの歪を更に低減することができる。

【0015】請求項6の発明は、請求項5記載の加速度センサの製造方法であって、基板として半導体基板を用い、前記空洞を形成するにあたって、前記空洞を形成する部位に高濃度不純物層よりなる犠牲層を形成し、支持部に前記切込み溝を形成した後に、前記切込み溝を通して前記犠牲層をエッチングすることにより前記空洞を形成することを特徴とし、半導体プロセスを利用して半導体基板に空洞を形成することができ、支持部に他の部材を接合したことによるセンサチップの歪を低減可能な加速度センサを提供することができる。

【0016】

【発明の実施の形態】（実施形態1）本実施形態の加速度センサの基本構成は図5に示した従来構成と略同じてあって、図1に示すように、センサチップ1の支持部4

の主表面（図1（c）における上面）および裏面（図1（c）における下面）に、それぞれ複数の断面V字状の切込み溝6a、6bが形成されている点に特徴がある。

要するに、支持部4において、該支持部4に接合される他の部材である上部キャップ15（図6参照）および下部キャップ20（図6参照）との接合面に、それぞれ複数の切込み溝6a、6bが形成されている。ここにおいて、各複数の切込み溝6a、6bはそれぞれ、支持部4の各接合面において周方向に沿って離間して形成されている。また、各切込み溝6a、6bは、従来構成で説明したx軸方向の撓み部3に平行に形成されるものと、y軸方向の撓み部3に平行に形成されるものがあり、いずれも各切込み溝6a、6bの長手方向の一端部は支持部4の側端面に達するように形成されている。本実施形態では、各切込み溝6a、6bがそれぞれ応力緩和部を構成している。なお、図5に示した従来構成と同様の構成要素には同一の符号を付して説明を省略する。

【0017】しかして、本実施形態では、支持部4の各接合面にそれぞれ応力緩和部たる切込み溝6a、6bが形成されていることにより、例えば上述の上部キャップ15および下部キャップ20を支持部4に陽極接合によって接合しても、センサチップ1の歪を低減することができ、良好な特性を得ることができる。特に本実施形態では、各複数の切込み溝6a、6bがそれぞれ、支持部4の各接合面において周方向に沿って離間して形成されているので、支持部4の周方向に沿う方向のセンサチップ1の歪を低減することができる。

【0018】次に、本実施形態の加速度センサの製造方法について説明する。

【0019】まず、面方位が（100）の単結晶のシリコン基板10の主表面側において溝5を形成する部位に高濃度不純物層よりなる犠牲層を形成する。次に、エピタキシャル成長法により、犠牲層が形成されたシリコン基板10上にシリコンエピタキシャル層11を成長し、シリコンエピタキシャル層11のうち撓み部3となる部位の主表面側の適宜位置にピエゾ抵抗および拡散配線を形成する。

【0020】次に、KOHなどを用いた異方性エッチングにより、シリコン基板10の裏面から重り部2を形成するための掘り込み凹所12を形成するとともに、上述の切込み溝6a、6bを形成する。

【0021】続いて、弗硝酸など（例えば、弗酸：硝酸：酢酸＝1：3：8系溶液）によって上記犠牲層をエッチングすることにより溝5を形成する。

【0022】次に、アルミニウムなどよりなる配線を形成し、反応性イオンエッチング（RIE）などによってシリコンエピタキシャル層11の不要部分をエッチングすることにより撓み部3を形成する。

【0023】以上説明したように、本実施形態の加速度センサのセンサチップ1は、半導体加工技術を利用して

10

20

30

40

50

製造される。

【0024】(実施形態2)本実施形態の加速度センサの基本構成は図5に示した従来構成と略同じであって、図2に示すように、センサチップ1の支持部4の主表面(図2(b)における上面)および裏面(図2(b)における下面)に、それぞれ断面V字状の切込み溝6a、6bが形成されている点に特徴がある。要するに、支持部4において、該支持部4に接合される他の部材である上部キャップ15(図6参照)および下部キャップ20(図6参照)との接合面に、それぞれ切込み溝6a、6bが形成されている。ここにおいて、各切込み溝6a、6bはそれぞれ、支持部4の各接合面において重り部2を全周にわたって囲むように形成されている。なお、各切込み溝6a、6bは、従来構成で説明したx軸方向の撓み部3に平行に形成される部位と、y軸方向の撓み部3に平行に形成される部位とが連続的に形成されている。本実施形態では、各切込み溝6a、6bがそれぞれ応力緩和部を構成している。なお、図5に示した従来構成と同様の構成要素には同一の符号を付して説明を省略する。

【0025】しかして、本実施形態では、支持部4の各接合面にそれぞれ応力緩和部たる切込み溝6a、6bが形成されていることにより、例えば上述の上部キャップ15および下部キャップ20を支持部4に陽極接合によって接合しても、センサチップ1の歪を低減することができ、良好な特性を得ることができる。特に本実施形態では、各切込み溝6a、6bがそれぞれ、支持部4の各接合面において重り部2を全周にわたって囲むように形成されているので、支持部4の周方向に直交する方向のセンサチップ1の歪を低減することができる。

【0026】次に、本実施形態の加速度センサの製造方法について説明する。

【0027】まず、面方位が(100)の単結晶のシリコン基板10の主表面側において溝5を形成する部位に高濃度不純物層よりなる犠牲層を形成する。次に、エピタキシャル成長法により、犠牲層が形成されたシリコン基板10上にシリコンエピタキシャル層11を成長し、シリコンエピタキシャル層11のうち撓み部3となる部位の主表面側の適宜位置にビエソ抵抗および拡散配線を形成する。

【0028】次に、KOHなどを用いた異方性エッチングにより、シリコン基板10の裏面から重り部2を形成するための掘り込み凹所12を形成するとともに、上述の切込み溝6a、6bを形成する。

【0029】続いて、弗硝酸など(例えば、弗酸：硝酸：酢酸＝1：3：8系溶液)によって上記犠牲層をエッチングすることにより溝5を形成する。

【0030】次に、アルミニウムなどよりなる配線を形成し、反応性イオンエッチング(RIE)などによってシリコンエピタキシャル層11の不要部分をエッチング

することにより撓み部3を形成する。

【0031】以上説明したように、本実施形態の加速度センサのセンサチップ1は、半導体加工技術を利用して製造される。

【0032】(実施形態3)本実施形態の加速度センサの基本構成は図2に示した実施形態2と略同じであって、図3に示すように、センサチップ1の支持部4において、切込み溝6aの底部に連通する空洞16が重り部2を全周にわたって囲むように形成されている点に特徴がある。要するに、本実施形態では、各切込み溝6a、6bおよび空洞16がそれぞれ応力緩和部を構成している。ここにおいて、空洞16は、断面V字状の切込み溝6aの底部の開口幅(図3(b)の横方向における幅)よりも大きな開口幅を有する。なお、図2に示した実施形態2と同様の構成要素には同一の符号を付して説明を省略する。

【0033】しかして、本実施形態では、空洞16が形成されていることにより、支持部4に他の部材を接合したことによるセンサチップ1の歪を実施形態2に比べて更に低減することができる次に本実施形態の加速度センサの製造方法について簡単に説明する。

【0034】本実施形態の加速度センサの製造方法は実施形態2と略同じであって、実施形態2で説明した犠牲層(以下、第1の犠牲層と称す)となる高濃度不純物層を形成する場合に、空洞16を形成する部位にも高濃度不純物層よりなる犠牲層(以下、第2の犠牲層と称す)を形成し、実施形態2で説明した掘り込み凹所12を形成する際(つまり、第1の犠牲層をエッチングする際)に、第2の犠牲層もエッチングすることにより空洞16を形成する点に特徴がある。なお、その他の製造方法は実施形態2と同じなので説明を省略する。

【0035】(実施形態4)本実施形態の加速度センサの基本構成は図5に示した従来構成と略同じであって、図4に示すように、センサチップ1の支持部4において、重り部2を全周にわたって囲むように多孔質シリコン層26が形成されている点に特徴がある。ここにおいて、多孔質シリコン層26は、単結晶シリコンよりなるシリコン基板10よりもヤング率が小さいので、支持部4に他の部材(例えば図6の上部キャップ15や下部キャップ20)を接合したことによるセンサチップ1の歪を低減することができる。要するに、本実施形態では、多孔質シリコン層26が応力緩和部を構成している。なお、図5に示した従来構成と同様の構成要素には同一の符号を付して説明を省略する。

【0036】次に本実施形態の加速度センサの製造方法について簡単に説明する。

【0037】本実施形態の加速度センサの製造方法は実施形態2と略同じであって、実施形態2で説明した犠牲層となる高濃度不純物層(以下、第1の高濃度不純物層と称す)を形成する場合に、多孔質シリコン層26を形

成する部位にも高濃度不純物層（以下、第2の高濃度不純物層と称す）を形成し、第2の高濃度不純物層を陽極化成（陽極酸化処理）によって多孔質化することにより多孔質シリコン層26を形成する点に特徴がある。なお、その他の製造方法は実施形態2と略同じなので説明を省略する。

【0038】

【発明の効果】請求項1の発明は、基板の中央部に重り部が形成され、基板の主表面側に一端が重り部に一体連結された撓み部が形成され、基板の外周部に撓み部の他端が一体連結され撓み部により重り部を揺動自在に支持する支持部が形成され、撓み部にピエゾ抵抗が形成され、支持部には、該支持部に接合される他の部材との接合面に、前記接合に伴う応力を緩和する応力緩和部が形成されているので、応力緩和部が形成されていることにより、支持部に他の部材を接合したことによるセンサチップの歪を低減することができ、良好な特性を得ることができるという効果がある。

【0039】請求項2の発明は、請求項1の発明において、前記応力緩和部は、支持部の前記接合面において周方向に沿って離間して形成された複数の切込み溝より成るので、特に支持部の周方向に沿う方向のセンサチップの歪を低減することができるという効果がある。

【0040】請求項3の発明は、請求項1の発明において、前記応力緩和部は、支持部の前記接合面において重り部を全周にわたって囲むように形成された切込み溝より成るので、特に支持部の接合面において周方向に直交する方向の歪を低減することができるという効果がある。

【0041】請求項4の発明は、請求項1の発明において、前記基板は、単結晶シリコンよりなり、前記応力緩和部は、前記支持部内に形成された多孔質シリコン層より成るので、多孔質シリコンのヤング率が単結晶シリコンのヤング率に比べて小さいことにより、センサチップの歪を低減することができるという効果がある。

【0042】請求項5の発明は、請求項2または請求項3の発明において、前記応力緩和部は、前記切込み溝の底部に連通する空洞が形成されているので、空洞が形成されていることにより、支持部に他の部材を接合したこ

とによるセンサチップの歪を更に低減することができるという効果がある。

【0043】請求項6の発明は、請求項5記載の加速度センサの製造方法であって、基板として半導体基板を用い、前記空洞を形成するにあたって、前記空洞を形成する部位に高濃度不純物層よりなる犠牲層を形成し、支持部に前記切込み溝を形成した後に、前記切込み溝を通して前記犠牲層をエッチングすることにより前記空洞を形成するので、半導体プロセスを利用して半導体基板に空洞を形成することができ、支持部に他の部材を接合したことによるセンサチップの歪を低減可能な加速度センサを提供することができるという効果がある。

【図面の簡単な説明】

【図1】実施形態1を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図、(d)は(a)のC-C'断面図である。

【図2】実施形態2を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。

【図3】実施形態3を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。

【図4】実施形態4を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。

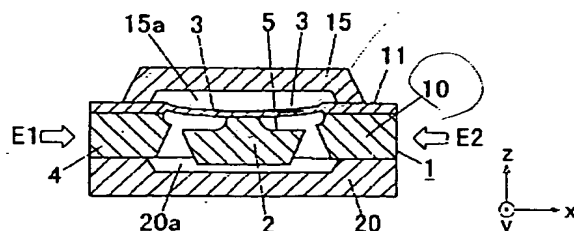
【図5】従来例を示し、(a)は概略平面図、(b)は(a)のA-A'断面図、(c)は(a)のB-B'断面図である。

【図6】同上に上部キャップおよび下部キャップを接合した状態の説明図である。

【符号の説明】

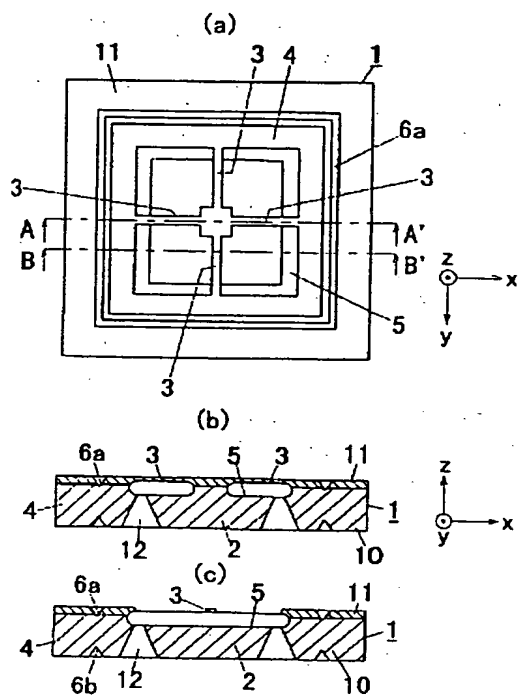
- 1 センサチップ
- 2 重り部
- 3 撓み部
- 4 支持部
- 6 a, 6 b 切込み溝
- 10 シリコン基板

【図6】

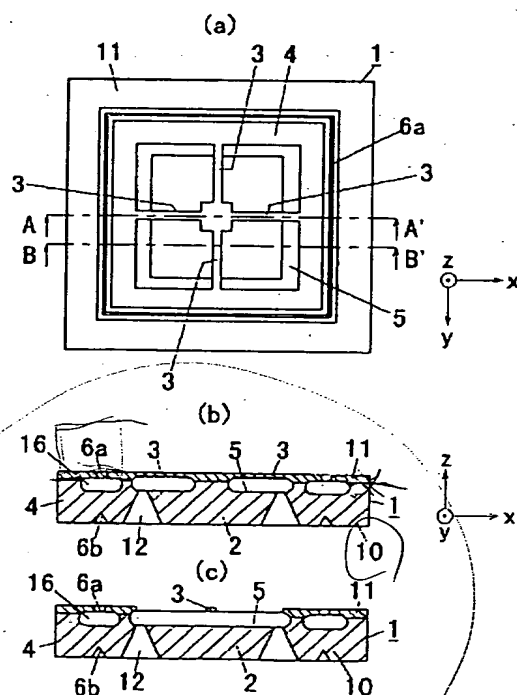


【圖 2】

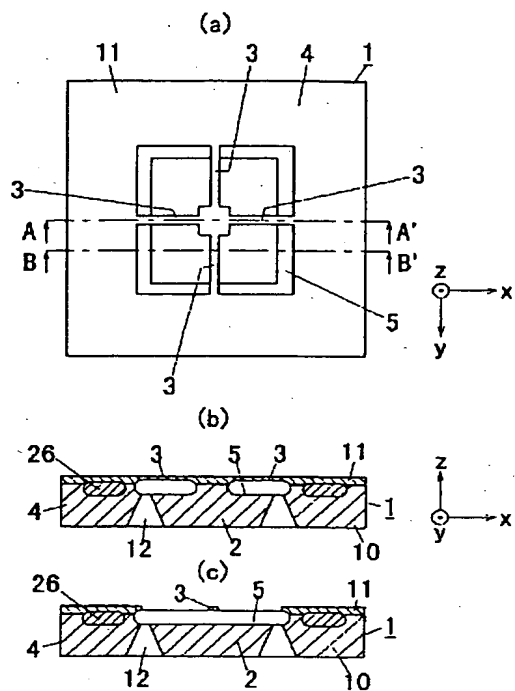
- 1 センサチップ
2 圧入部
3 検出部
4 支持部
6a, 6b 切込み溝
10 シリコン基板



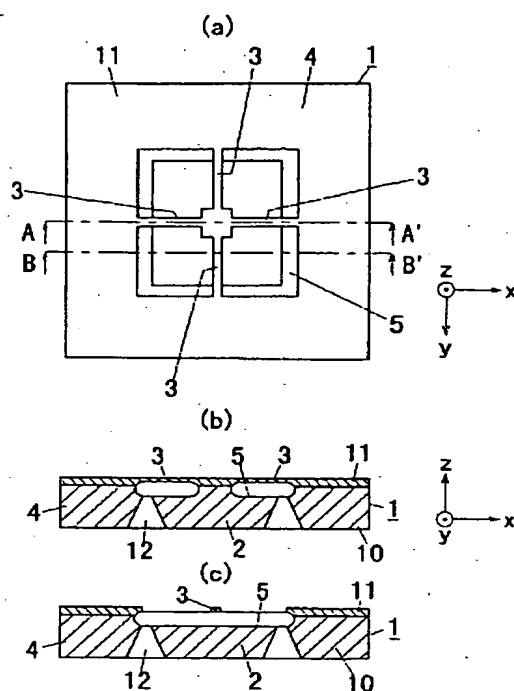
【図 3】



【図4】



【図5】



フロントページの続き

(72)発明者 吉田 仁
大阪府門真市大字門真1048番地松下電工株
式会社内

(72)発明者 宮島 久和
大阪府門真市大字門真1048番地松下電工株
式会社内

(72)発明者 友成 恵昭
大阪府門真市大字門真1048番地松下電工株
式会社内

F ターム(参考) 4M112 AA02 BA01 CA25 CA33 CA36
DA03 DA04 DA07 DA12 DA18
EA03 EA04 FA09 GA01